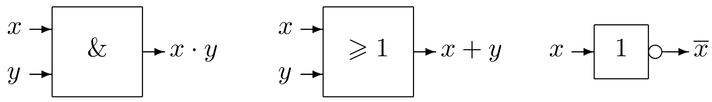
Multiplexeurs

► Notons $\mathcal{B}$ l'algèbre de Boole, c'est-à-dire l'ensemble $\{0,1\}$ muni des opérations $+$ et $\cdot$, définies par les deux tables ci-ontre. Pour $x \in \mathcal{B}$, nous noterons $\overline{x} = 1 - x$.

$+$	0	1
0	0	1
1	1	1

$\cdot$	0	1
0	0	0
1	0	1

► Les portes logiques *élémentaires* sont la porte ET à deux entrées, la porte OU à deux entrées, et la porte NON (à une entrée) ; elles sont décrites dans la figure ci-contre.



► Une fonction logique de n variables est une fonction de $\mathcal{B}^n$ dans $\mathcal{B}$. La *synthèse* d'une telle fonction consiste à réaliser un circuit logique ayant n entrées $e_1, \ldots, e_n$ et une sortie s vérifiant $s = f(e_1, \ldots, e_n)$.

Question 1 • Synthétisez la fonction constante $x \in \mathcal{B} \mapsto 0$, puis la fonction constante $x \in \mathcal{B} \mapsto 1$. Vous utiliserez dans chaque cas deux portes logiques élémentaires.

► Un multiplexeur ≪1 parmi 2^n≫ est un circuit logique comportant 2^n entrées d_i, $0 \leqslant i < 2^n$, dites *entrées de données*, n entrées s_j, $0 \leqslant j < n$, dites *entrées de sélection*, et une sortie r. Son fonctionnement est décrit par la règle suivante : $r = d_k$, où $k = \sum_{0 \leqslant j < n} 2^j s_j$. La sortie d'un tel circuit est donc égale à l'entrée de donnée dont le numéro est donné (en binaire) par les entrées de sélection. Ces circuits interviennent par exemple dans les mémoires des ordinateurs, en téléphonie numérique, en cryptographie ...

► Dans les deux questions suivantes, nous étudions un multiplexeur ≪1 parmi 2≫.

Question 2 • Formez l'équation logique de ce multiplexeur, c'est-à-dire : explicitez r en fonction de d_0, d_1 et s_0, au moyen des opérations booléennes.

Question 3 • Dessinez le circuit correspondant au moyen de portes logiques élémentaires ; vous placerez les entrées sur le côté gauche de la figure, et les sorties sur le côté droit.

► Nous nous proposons maintenant de construire un multiplexeur ≪1 parmi 2^n≫ en appliquant une stratégie ≪diviser pour régner≫. Une première méthode consiste à réaliser un multiplexeur ≪1 parmi 2^{n+1}≫ en assemblant deux multiplexeurs ≪1 parmi 2^n≫, et un multiplexeur ≪1 parmi 2≫ identique à celui de la question 3. Nous noterons M_n le multiplexeur ≪1 parmi 2^n≫ obtenu avec cette stratégie.

Question 4 • Expliquez, dessin à l'appui, la réalisation du circuit M_{n+1} à partir des deux circuits M_n et du circuit M_1.

► Notons C_n le nombre de portes logiques élémentaires qui composent le circuit M_n, et D_n le nombre maximal de portes traversées par un signal. Par exemple, le circuit M_1, dessiné à la question 3 comporte 4 portes (donc $C_1 = 4$) et le nombre maximal de portes traversées par un signal est 3 (donc $D_1 = 3$).

Question 5 • Donnez des formules exprimant C_{n+1} en fonction de C_n. En déduire une expression simple de C_n.

Question 6 • Établissez de la même façon une expression simple de D_n.

► Si le nombre d'entrées de sélection est une puissance de 2, la stratégie ≪diviser pour régner≫ peut s'appliquer d'une autre façon : pour construire un multiplexeur ≪1 parmi $2^{2^{d+1}}$≫, nous assemblons $2^d + 1$ multiplexeurs ≪1 parmi 2^{2^d}≫. Nous noterons X_{2^d} le multiplexeur ≪1 parmi 2^{2^d}≫ obtenu avec cette stratégie.

Question 7 • Expliquez cette construction, dessin à l'appui.

Question 8 • Notons Γ_{2^d} le nombre de portes logiques élémentaires qui composent un circuit X_{2^d} obtenu avec cette méthode, et Δ_{2^d} le nombre maximal de portes traversées par un signal dans ce circuit. Donnez des expressions simples de Γ_{2^d} et Δ_{2^d}.

Question 9 • Comparez les deux méthodes.

Question 10 • Montrez que la synthèse d'une fonction logique de n variables peut être réalisée au moyen d'un multiplexeur M_n, et de trois portes logiques élémentaires.

Question 11 • Montrez que chacune des trois portes logiques élémentaires peut être réalisée avec un multiplexeur M_1 si l'on dispose des constantes 0 et 1.

FIN